

PAT-NO: JP404053131A
DOCUMENT-IDENTIFIER: JP 04053131 A
TITLE: MANUFACTURE OF SEMICONDUCTOR DEVICE
PUBN-DATE: February 20, 1992

INVENTOR-INFORMATION:
NAME
SAKAI, TATSURO

ASSIGNEE-INFORMATION:
NAME COUNTRY
NEC CORP N/A

APPL-NO: JP02158248
APPL-DATE: June 16, 1990

INT-CL (IPC): H01L021/288
US-CL-CURRENT: 438/680, 438/763 , 438/FOR.405

ABSTRACT:

PURPOSE: To prevent shorts from occurring in adjoining electrodes even when the electrodes are located very close to each other and to prevent the peeling of the electrodes with the help of an insulated film by etching the insulated film formed on a conductive path metal anisotropically to leave it over at the sides of the electrodes.

CONSTITUTION: An insulated film 6 is deposited on the whole surface of a conductive path metal 5 and then photoresist is applied to the insulated film 6 to make a pattern. A part of the insulated film 6 which is

exposed in windows
made on the photoresist 7 is etched by the reactive dry
etching method to be
removed. At the insulated-film removed sections, the
conductive path metal 5
located below is exposed. Next, a current is caused to
flow through the
conductive path metal 5 and a gold-plated film 8 is
deposited on the conductive
path metal 5. After removing the photoresist 7, the
insulated film 6 and the
conductive path metal 5 are etched by the reactive ion
etching method with
electrodes 8a, 8b used as masks. Since the electrodes 8a,
8b are in the shape
of an inverse-trapezoid, a part of the insulated film 6 is
left over at the
side faces of the electrodes 8a, 8b. Thus, the side faces
of the electrodes
8a, 8b are protected by the left-over insulated film 6.

COPYRIGHT: (C)1992, JPO&Japio

⑫ 公開特許公報(A) 平4-53131

⑤ Int.Cl.⁵
H 01 L 21/288識別記号 庁内整理番号
E 7738-4M

⑬ 公開 平成4年(1992)2月20日

審査請求 未請求 請求項の数 2 (全4頁)

⑭ 発明の名称 半導体装置の製造方法

⑮ 特 願 平2-158248

⑯ 出 願 平2(1990)6月16日

⑰ 発 明 者 酒 井 達 郎 東京都港区芝5丁目7番1号 日本電気株式会社内

⑱ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号

⑲ 代 理 人 弁理士 鈴木 章夫

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

1. 半導体基板に形成した素子上にわたって導電バスマetalを形成する工程と、この導電バスマetal上に絶縁膜を形成する工程と、この絶縁膜上に電極形成部を開窓したフォトリジストを選択的に形成する工程と、このフォトリジストをマスクにして前記絶縁膜を選択的にエッチング除去し、かつ露呈された導電バスマetal上に選択的に電極としての金メッキ膜を形成する工程と、前記フォトリジストを除去し、かつ前記絶縁膜および導電バスマetalを異方性エッチング法により除去し、この絶縁膜を前記電極の側面にのみ残す工程とを含むことを特徴とする半導体装置の製造方法。

2. 半導体基板に形成した素子上にわたって導電バスマetalを形成する工程と、この導電バスマetal上に絶縁膜を形成する工程と、この絶縁膜上に電極形成部を開窓したフォトリジストを選択的に

形成する工程と、このフォトリジストをマスクにして前記絶縁膜を選択的にエッチング除去する工程と、全面に第2の絶縁膜を被着し、かつこれを異方性エッチング法によりエッチングしてフォトリジストの開窓内側面にのみ該第2の絶縁膜を残す工程と、露呈された導電バスマetal上に選択的に電極としての金メッキ膜を形成する工程と、前記フォトリジストを除去し、かつ前記絶縁膜および導電バスマetalをエッチング除去する工程とを含むことを特徴とする半導体装置の製造方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は超高周波素子を備える半導体装置の製造方法に関し、特に金メッキを用いた電極形成方法に関する。

〔従来の技術〕

従来、この種の電極形成方法は、素子を形成した半導体基板の全面に導電バスマetalを形成し、その上でフォトリジストを用いて電極形成部以外の領域をマスクする。そして、このフォトリジス

トの窓部に露呈される導電バスマタルに金メッキを施して電極形成部にのみ金メッキ膜を形成する。その後、前記フォトリソグラフィ技術を用いた先端フォトリソグラフィ技術にて対処している。また、メタル加工の精度を向上させるため、リアクティブイオンエッチングにて、導電バスマタルを除去する方法がとられている。

ところで、遮断周波数 f_c の向上を目標にした超高周波素子は、電極幅が $1\mu m$ より狭く、しかも電極間隔も $1\mu m$ 以下が要求されている。このため、フォトリソグラフィに高解像度レジストを用い、かつ縮小投影露光装置を用いた先端フォトリソグラフィ技術にて対処している。また、メタル加工の精度を向上させるため、リアクティブイオンエッチングにて、導電バスマタルを除去する方法がとられている。

〔発明が解決しようとする課題〕

この従来の電極形成方法では、マスクとしてのフォトリソグラフィのパターニングによってマスク自体が台形に形成されるため、これを利用して形成した金メッキ膜が逆台形状に形成されることになり、電極間隔寸法が設計寸法よりも狭くなって隣

接する電極がショートしやすくなるという問題がある。

また、このように電極間隔が狭くなることにより、導電バスマタルをイオンエッチングしてもメタルの残渣が残り易くなり、この残渣を除去することを目的にウェットエッチングを実施するとメタルが剥がれてしまうという問題がある。

本発明の目的は、このような問題を解消して隣接する電極のショートを防止した微細な電極を有する半導体装置の製造方法を提供することにある。〔課題を解決するための手段〕

本発明の製造方法は、半導体基板に形成した素子上にわたって導電バスマタルを形成する工程と、この導電バスマタル上に絶縁膜を形成する工程と、この絶縁膜上に電極形成部を開窓したフォトリソグラフィを選択的に形成する工程と、このフォトリソグラフィをマスクにして前記絶縁膜を選択的にエッチング除去し、かつ露呈された導電バスマタル上に選択的に電極としての金メッキ膜を形成する工程と、前記フォトリソグラフィを除去し、かつ前記絶縁

膜および導電バスマタルを異方性エッチング法により除去し、この絶縁膜を前記電極の側面にのみ残す工程とを含んでいる。

また、本発明の他の製造方法は、導電バスマタル上に形成した絶縁膜をフォトリソグラフィを利用して選択的にエッチング除去する工程の後に、全面に第2の絶縁膜を被着し、かつこれを異方性エッチング法によりエッチングしてフォトリソグラフィの開窓内側面にのみ該第2の絶縁膜を残す工程と、露呈された導電バスマタル上に選択的に電極としての金メッキ膜を形成する工程と、フォトリソグラフィを除去し、かつ前記絶縁膜および導電バスマタルをエッチング除去する工程とを備えている。

〔作用〕

本発明の製造方法によれば、形成される電極の側面に絶縁膜または第2の絶縁膜が形成されるため、電極間隔が微小な場合でも隣接電極のショートが防止できる。また、導電バスマタルの残渣をウェットエッチング法により除去しても、この絶縁膜または第2の絶縁膜により電極の剥がれが防

止される。

〔実施例〕

次に、本発明を図面を参照して説明する。

第1図(a)ないし(f)は本発明の第1実施例を工程順に示す半導体装置の電極部の縦断面図である。

まず、同図(a)のように、半導体基板1にはベース拡散層2、エミッタ拡散層3を浅い接合で形成し、遮断周波数 f_c の高い素子を形成している。そして、この半導体基板1の表面に絶縁膜4を形成し、かつ前記ベース拡散層2およびエミッタ拡散層3に対応する部分に窓を開設し、この窓を含む絶縁膜4の上面にTi-P等の導電バスマタル5を蒸着法等によって形成する。

次いで、同図(b)のように、全面にプラズマ窒化膜あるいはプラズマ酸化膜等の絶縁膜6を堆積し、その上に高解像度フォトリソグラフィ7を塗布し、これを縮小投影露光装置等を用いた選択フォトリソグラフィ技術によってパターニングし、電極形成部以外の領域にのみフォトリソグラフィ7を残

存させる。

次に、同図(c)のように、フォトレジスト7をマスクにしたリアクティブドライエッチング法により、前記フォトレジスト7の窓内に露呈される絶縁膜6をエッチング除去し、この除去部分に下層の導電バスマetal5を露呈させる。

次いで、同図(d)のように、導電バスマetal5を通して電流を流すことで、フォトレジスト7の窓内に露呈されている導電バスマetal5上に金メッキ膜8を形成する。この金メッキ膜8はフォトレジスト7の形状に倣って逆台形状に形成され、それぞれはベース電極8a、エミッタ電極8bとして構成される。

そして、同図(e)のように、フォトレジスト7を除去し、続いて同図(f)のように、各電極8a、8bをマスクにC₂F₄ガスを用いたリアクティブイオンエッチング法で絶縁膜6をエッチングし、さらにC₂Cl₂F₄ガスを用いたリアクティブイオンエッチング法で導電バスマetal5をエッチングする。このとき、各電極8a、8bが

逆台形状になっているため、各電極8a、8bの側面に絶縁膜6の一部が残され、側面を保護する。このため、この後に導電バスマetal5の残渣を除去するためのウェットエッチングを施しても、各電極8a、8bは保護され、剥がれが生じることはない。

第2図(a)ないし(d)は本発明の第2実施例を製造工程順に示す縦断面図であり、特に第1実施例における第1図(d)ないし(f)の工程に対応する工程を示している。

すなわち、第1図(a)から(c)の工程により絶縁膜8をリアクティブイオンエッチング法で除去した後、第2図(a)のように、有機溶剤で希釈した第2の絶縁膜としてシリケートガラス9を塗布する。その上で、第2図(b)のように、絶縁膜6及びフォトレジスト7の窓の内側面にシリケートガラス9が残るようリアクティブドライエッチング法にてエッチングを行う。

次いで、第1図(d)ないし(f)の場合と同様に、第2図(c)のように、導電バスマetal5

を利用した金メッキ法により金メッキ膜8を形成し、かつフォトレジスト7を除去し、さらに第2図(d)のように絶縁膜6および導電バスマetal5を選択除去することで、同様に微細な電極が形成される。

この場合、絶縁膜6と第2の絶縁膜であるシリケートガラス9とのエッチング選択性により、絶縁膜6をエッチングしてもシリケートガラス9を電極8a、8bの側面に残すことができる。

〔発明の効果〕

以上説明したように本発明は、導電バスマetal上に形成した絶縁膜を異方性エッチングして電極の側面に残す工程を含んでいるので、電極間隔が微小な場合でも隣接電極のショートが防止できる。また、導電バスマetalの残渣をウェットエッチング法により除去しても、絶縁膜により電極の剥がれが防止される。

また、導電バスマetal上に形成した第2の絶縁膜を異方性エッチングしてフォトレジストの窓内側面に残すことで、形成される電極の側面に結果

として第2の絶縁膜が残されることになり、電極のショートおよび電極の剥がれが防止できる効果がある。

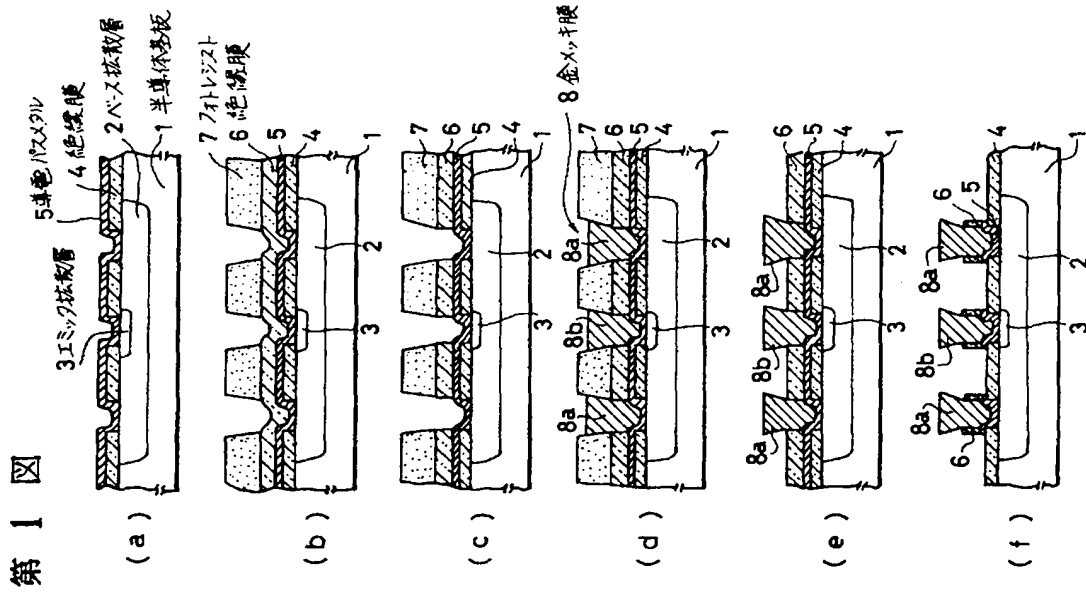
4. 図面の簡単な説明

第1図(a)ないし(f)は本発明の第1実施例を製造工程順に示す断面図、第2図(a)ないし(d)は本発明の第2実施例の製造工程の一部を示す断面図である。

1…半導体基板、2…ベース拡散層、3…エミッタ拡散層、4…絶縁膜、5…導電バスマetal、6…絶縁膜、7…フォトレジスト、8…金メッキ膜、8a…ベース電極、8b…エミッタ電極、9…シリケートガラス。

代理人 弁理士 鈴木 章





第 2 図

